



Soutenance de thèse

Jeudi 05 octobre 2017

14 h – C2N, Site d'Orsay, Bâtiment 220 91405 Orsay

salle 44 (P. Grivet)

Qi An

« Compact Modeling and Circuit Design based on Spin Injection »

Composition du jury proposé

M. Jacques-Olivier KLEIN, Université Paris-Sud, Directeur de thèse

M. Lionel TORRES, Université Montpellier, Rapporteur

Mme Cristell MANEUX, Université de Bordeaux, Rapporteur

M. Arnaud BOURNEL, Université Paris-Sud, Examineur

M. Ian O'CONNOR, Ecole Centrale de Lyon, Examineur

M. Sébastien LE BEUX, Ecole Centrale de Lyon, Examineur

M. Weisheng ZHAO, Beihang Université, Examineur

Résumé

La technologie CMOS a considérablement contribué au développement de l'industrie des semi-conducteurs. Cependant, au fur et à mesure que le noeud technologique est réduit, la CMOS fait face à des défis importants liés à la dissipation due aux courants de fuite et aux effets du canal court. Pour résoudre ce problème, le concept ASL qui repose sur un pur courant de spin comme support de l'information est proposé, et cette thèse se concentre sur l'écart entre les exigences d'application au niveau du système et la fabrication des nanodispositifs.

Au niveau du dispositif, nous avons développé un modèle compact, programmé avec Verilog-A, qui est scalable pour la conception de circuits hiérarchiques, et permet de discuter des phénomènes expérimentaux observés sur les ASLs.

Au niveau du circuit, nous avons développé une méthodologie de conception de circuit. Basé sur cette méthodologie, les circuits combinatoires de base qui forme une bibliothèque de circuits sont conçus et évalués.

Au niveau du système, on a utilisé des exemples de DCT, i7 pour explorer la possibilité d'ASL au niveau du système. De plus, la reconfigurabilité et le pipeline sont également discutés.